



RECEIVED
MAR 16 2001
Technology Center 2600

(TRANSLATION)

Japanese Patent Publication No. 6-62038

Publication Date : March 4, 1994

Application No.: 4-210374

Filing Date : August 6, 1992

Applicant : FUJITSU LTD

Inventor (s) : KAKUMA SATORU et al

Title of the Invention :

CONNECTIONLESS COMMUNICATION EQUIPMENT FOR ATM
SWITCHBOARD

REMARKS: This specification is discussed in the specification of the
subject application.



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06062038 A**(43) Date of publication of application: **04.03.94**

(51) Int. Cl.

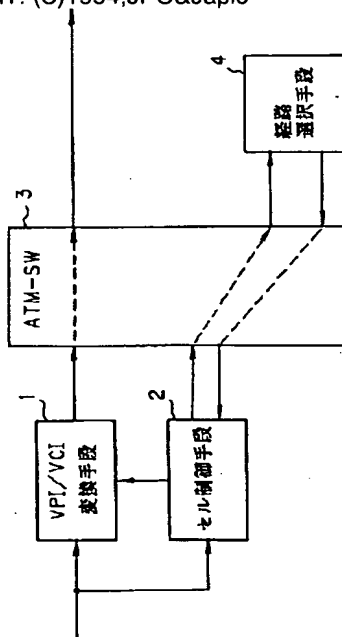
H04L 12/48**H04Q 3/52****H04Q 11/04**(21) Application number: **04210374**(22) Date of filing: **06.08.92**(71) Applicant: **FUJITSU LTD FUJITSU KYUSHU
COMMUN SYST CO LTD**(72) Inventor: **KAKUMA SATORU
YOSHIMURA SHUJI
URYU SHIRO
FUKUDA NAOKI
IYASAKA KOJU****(54) CONNECTIONLESS COMMUNICATION
EQUIPMENT FOR ATM SWITCHBOARD****(57) Abstract:**

PURPOSE: To reduce the capacity of hardwares in respective communication nodes and to simplify the table management of the entire equipment by using destination address information extracted from data and the corresponding bus setting information VPI/VCI.

CONSTITUTION: A conversion means 1 successively terminates the data of ATM cell constitution from a subscriber terminal and temporarily holds a part of the latest data in the buffer of a FIFO form. A control means 2 also terminates the ATM cells, retrieves headers or the like added to data blocks distributed and transmitted by the information parts of the respective cells and detects the destination addresses DA. The means 2 makes the DA and its own number, etc., into the cells and sends them through an ATM switch 3 to a route selection means 4. The means 4 selects the VPI/VCI to a communication destination by a common management table and sends it through the switch 3 to the means 2. The means 2 instructs the means 1 and the means 1 reloads the VPI/VCI from the temporarily stored ATM

cells to be outputted.

COPYRIGHT: (C) 1994, JPO&Japio



(19)日本国特許庁 (J P)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平6-62038

(43)公開日 平成6年 (1994) 3月4日

(51)Int. Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 0 4 L 12/48				
H 0 4 Q 3/52	1 0 1 Z	9076-5K		
11/04				
		8529-5K	H 0 4 L 11/20	Z
		9076-5K	H 0 4 Q 11/04	R

審査請求 未請求 請求項の数6 (全 9 頁)

(21)出願番号 特願平4-210374
(22)出願日 平成4年 (1992) 8月6日

(71)出願人 000005223
富士通株式会社
神奈川県川崎市中原区上小田中1015番地
(71)出願人 000237640
富士通九州通信システム株式会社
福岡県福岡市博多区博多駅前1丁目4番4号
(72)発明者 加久間 哲
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(74)代理人 弁理士 青木 朗 (外3名)

最終頁に続く

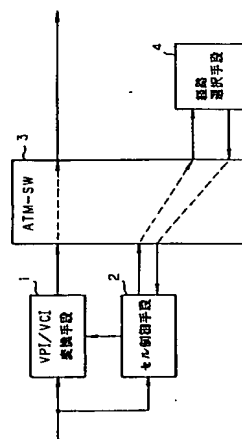
(54)【発明の名称】 ATM交換機のコネクションレス通信装置

(57)【要約】

【目的】 ATM交換機のコネクションレス通信装置に関し、特に交換機のパス接続の使用効率を上げ、宛先アドレスを一元的に管理したコネクションレス通信装置に関するものである。

【構成】 ATMセルのVPI/VCIに従って所定のVP/VCヘスウィッチ接続するATMスイッチ3、入力された各ATMセルのVPI/VCIを新たなVPI/VCIに変換して出力するVPI/VCI変換手段1、ATMセルに含まれる宛先アドレス情報からそれに対応するVPI/VCIを選択する経路選択手段4、そして各ATMセルを終端して所定のデータブロックの開始と終了を監視し、前記開始の検出によりそれに含まれる宛先アドレスを経路選択手段に送出し、経路選択手段から与えられたVPI/VCIをVPI/VCI変換手段に指示し、入力セルの送出終了を検知して接続を完了するセル制御手段2から構成する。

本発明の基本構成 (1)



【特許請求の範囲】

【請求項1】 ATM (Asynchronous Transfer Mode) 交換機のコネクションレス通信において、各通信ノードは、

ATMセルのVPI/VC I (Virtual Path Identifier / Virtual Channel Identifier)に従って前記ATMセルを所定のVP/VC (Virtual Path / Virtual Channel)へスイッチ接続するATMスイッチ(3)、

所定のデータブロックを少なくとも1つ以上にセル化して伝送するATMセルを入力して前記各ATMセルのVPI/VC Iをセル制御手段(2)から指示された新たなVPI/VC Iに変換して出力するVPI/VC I変換手段(1)、

前記所定のデータブロックのATMセルに含まれる宛先アドレス情報からその宛先アドレス情報に対応した接続先のVPI/VC I情報を選択する経路選択手段

(4)、そして、

前記所定のデータブロックを構成する各ATMセルを終端して前記所定のデータブロックの開始と終了を監視し、前記所定のデータブロックの開始を指示するATMセルを検出した際にそのATMセルに含まれる宛先アドレス情報を前記経路選択手段(4)に送出し、前記所定のデータブロックを前記選択された所定のVP/VCへ接続するために前記経路選択手段(4)から与えられた前記VPI/VC I情報を前記VPI/VC I変換手段(1)に指示し、そして前記所定のデータブロックの終了を指示するATMセルの送出終了を検知して前記接続を完了するセル制御手段(2)から構成することを特徴とするATM交換機のコネクションレス通信装置。

【請求項2】 前記VPI/VC I変換手段(1)は、前記所定のデータブロックの最初のATMセルの検出から前記セル制御手段(2)による前記選択されたVPI/VC Iの設定までの間に入力された前記ATMセルを順次保持してから出力するATMセルバッファを有する請求項1記載のATM交換機のコネクションレス通信装置。

【請求項3】 前記VPI/VC I変換手段(1)は、さらに複数の異なる受信データブロックを区別するための多重識別手段を有し、前記多重識別手段は前記受信データブロックの識別によって各受信データブロック対応に設けられたVPI/VC Iを設定する請求項1又は2に記載のATM交換機のコネクションレス通信装置。

【請求項4】 前記セル制御手段(2)と前記経路選択手段(4)との間の前記アドレス情報及び前記選択されたVPI/VC I情報はセル化され、前記ATMスイッチ(3)を介して互いに送受信される請求項1記載のATM交換機のコネクションレス通信装置。

【請求項5】 前記各通信ノードは、さらに前記VPI/VC I変換手段(1)及び前記セル制御手段(2)からの出力のいずれか一方を選択して前記ATMスイッチ

(3)へ入力する集線手段を含む請求項1に記載のATM交換機のコネクションレス通信装置。

【請求項6】 前記経路選択手段(4)は、複数の前記セル制御手段(2)によって共通に使用される請求項1記載のATM交換機のコネクションレス通信装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はATM (Asynchronous Transfer Mode) 交換機のコネクションレス通信装置に関し、特にデータ通信サービスをSMD S (Switched Multimegabit Data Service)等を使って提供する際に、各通信ノードを形成する前記交換機のパス接続の使用効率を上げ、さらにはデータの宛先アドレスDA (Destination Address)を一元的に管理することによってDA管理テーブル等の規模、ひいてはハードウェアの低減を図ったコネクションレス通信装置に関するものである。

【0002】

【従来の技術】 米国ではB-ISDN (Broadband-ISDN) 構築の一貫として、すでに米国内で普及しているビルや事業所内のPCやWSを結ぶLAN (Local Area Network)同士を、その高速性を損なわずに都市地域内の複数のビルや事業所間でLAN接続する高速広帯域網(MAN ; Metropolitan Area Network)の構築が望まれている。このような状況に対応するため、米ベルコア(Bellcore)で開発されたサービスがSMD SであってSMD SはMビット/秒クラスのコネクションレス型データ交換サービスを提供するものである。

【0003】 SMD SのアクセスプロトコルはSIP (SMD S Interface Protocol)と呼ばれるレベル1~3の3階層プロトコルから成り、レベル3フレームのSMD Sユーザ・データ格納部分は9188オクテットと長くLAN等の大容量通信に適した仕様となっている。また、レベル2においてそれは最終的に53オクテットのスロット単位に分割され、この53オクテットのスロットは5オクテットのヘッダ部分と48オクテットのデータ部分から構成されB-ISDNの基幹技術であるATMセルと同一仕様となっている。このことから、SMD Sを実現するための交換機としてはATM交換機が使用され、それによって将来は前記MANはもとよりB-ISDNによって全国的さらには国際的なデータ通信サービスへと発展することが期待されている。

【0004】 図6には従来のコネクションレス型通信の実施例が示されている。なお、コネクションレス型通信とは、通常の発呼処理は行わず通信しようとするデータの先頭に宛先を入れて交換網にデータを送信する通信形態をいう。図6の(a)に示す実施例1の場合、加入者端末を収容する複数の加入者線インターフェイス部(SINF)11₁~11_n、14₁~14_n。(nは整数)はそれらに収容する端末から送出されたATMセルデー

タを終端し、そして各加入者線インターフェイス部が各々個別に收容するDA管理テーブルを使って前記終端されたデータのDAアドレスからそのデータの接続先を検索する。そして、その検索から得られたパス情報(VPI/VC I)によって後段のATMスイッチ(ATM-SW) 12, 13の接続制御を行い前記終端したデータを通信先へ再送出する。

【0005】図6の(b)に示す実施例2の場合、加入者線インターフェイス部(SINF) 15₁ ~ 15_n, 18₁ ~ 18_nに收容される端末から送出されるATMデータは、前記加入者線インターフェイス部に直接には終端されず、ATMスイッチ(ATM-SW) 12, 13内で各加入者線インターフェイス部に固定的若しくは半固定的に設定されたパスを通してメッセージハンドラ(MH) 16, 17に終端される。メッセージハンドラ16, 17は前記各加入者線インターフェイス部15₁ ~ 15_n。又は18₁ ~ 18_nに共通のDA管理テーブルを使って前記終端されたデータのDAアドレスからそのデータの接続されるべきパスを検索する。そして、その検索から得られたパス情報(VPI/VC I)を使ってATMスイッチ(ATM-SW) 12又は13を制御して前記終端したデータをその通信先へ再送出する。

【0006】

【発明が解決しようとする課題】しかしながら、前述した従来のコネクションレス装置によれば以下のような問題が発生する。すなわち、前述した実施例1の場合には、各加入者線インターフェイス部11₁ ~ 11_n、14₁ ~ 14_nは個々に前記DA管理テーブルを持つことから、各加入者線毎にパス設定が並列的に処理されその処理自体は高速化され、また処理の競合等は生じないが、その分前記DA管理テーブルに要するハード量が加入者線インターフェイス部の数に比例して増大し、さらに通信ノード全体としての前記テーブル管理が複雑になる等の問題があった。

【0007】また、前述した実施例2の場合、前記メッセージハンドラ16又は17は各加入者線インターフェイス部15₁ ~ 15_n。又は18₁ ~ 18_nで共通に使用されるため、前記実施例1のようにハード量が増加することはなく又そのテーブル管理も容易となるが、図6の(b)に示すようにATMスイッチ12又は13は、1つの通信データに対して加入者線インターフェイス部からメッセージハンドラへの入接続パスとメッセージハンドラから他の通信ノードへの出接続パスの2本のパスを使うことから、データパスの設定に使用できるスイッチ容量が半減し、さらには前記共通使用による処理の競合の問題が発生し、その場合の競合処理が複雑になるという問題があった。

【0008】そこで本発明の目的は上記問題点を鑑み、前述の実施例1及び実施例2の双方の利点だけを組み合わせ、すなわちデータのスイッチングに関しては実施例

1をそして前記テーブル管理に関しては実施例2の構成を取り入れることによって、各通信ノードにおける管理テーブル等のハード量の減少や装置全体のテーブル管理の容易性の実現、そして交換スイッチの有効利用による通信容量の増大等を達成せんとするものである。

【0009】

【課題を解決するための手段】本発明によれば図1に示すように、ATM交換機のコネクションレス通信において、各通信ノードは、ATMセルのVPI/VC Iに従って前記ATMセルを所定のVP/VCにスイッチ接続するATMスイッチ3、所定のデータブロックを少なくとも1つ以上にセル化して伝送するATMセルを入力して前記各ATMセルのVPI/VC Iを後述のセル制御手段2から指示された新たなVPI/VC Iに変換して出力するVPI/VC I変換手段1、前記所定のデータブロックの最初のATMセルに含まれる宛先アドレス情報からその宛先アドレス情報に対応した接続先のVPI/VC I情報を選択する経路選択手段4、そして前記所定のデータブロックを構成する各ATMセルを終端して前記所定のデータブロックの開始と終了を監視し、前記所定のデータブロックの開始を指示するATMセルを検出した際にそのATMセルに含まれる宛先アドレス情報を前記経路選択手段4に送出し、そして前記所定のデータブロックを前記選択された所定のVP/VCへ接続するために前記経路選択手段4から与えられた前記VPI/VC I情報を前記VPI/VC I変換手段1に指示し、そして前記所定のデータブロックの終了を指示するATMセルの送出終了を検知して前記接続を完了するセル制御手段2から構成することを特徴とするATM交換機のコネクションレス通信装置が提供される。

【0010】また本発明によれば、前記VPI/VC I変換手段1は、前記所定のデータブロックの最初のATMセルの検出から前記セル制御手段2による前記選択されたVPI/VC Iの設定までの間に入力された前記ATMセルを順次保持して出力するATMセルバッファを有し、そして前記VPI/VC I変換手段1は、さらに複数の異なる受信データブロックを区別するための多重識別手段を有し、前記多重識別手段は前記受信データブロックの識別によって先に各受信データブロックに対応して設定された前記変換のためのVPI/VC Iを設定する。また、前記セル制御手段2と前記経路選択手段4との間の前記アドレス情報及び前記選択されたVPI/VC I情報はセル化されて前記ATMスイッチ3を介して互いに送受信される。そして前記各通信ノードは、前記VPI/VC I変換手段1及び前記セル制御手段2からの出力のいずれか一方を選択して前記ATMスイッチ3へ入力する集線手段を含み、前記経路選択手段4は複数の前記セル制御手段2₁ ~ 2_n。(図2)によって共通に使用される。

【0011】

5

【作用】本発明によれば、前記VPI/VC I変換手段1は加入端末から送られてきたATMセル構成のデータを順次終端し、その最新のデータの一部分をFIFO (First In First Out) 形式のバッファに一時保持する。前記セル制御手段2も前記ATMセルを終端し、そして前記各セルの情報部によって分割伝送されるデータブロックに付加されたヘッダ等を検索することによって、その宛先アドレスDAを検出する。その後、前記セル制御手段2は前記宛先アドレス情報(DA等)さらには自らのセル制御手段番号等をセル化してATMスイッチ3を介して前記経路選択手段4へ送出する。

【0012】経路選択手段4は、図2に示すように複数の加入者線インターフェイス装置によりATMスイッチ3を介して共通に使用される。なお、図2において1つの加入者線インターフェイス装置はVPI/VC I変換手段1。(nは整数)、セル制御手段2、そして前記各VPI/VC I変換手段1、及びセル制御手段2からの出力線のいずれか一方のみを選択してATMスイッチ3へ接続する集線手段5から構成される。前記経路選択手段4は前述した宛先アドレス情報(DA)を受信すると共通管理テーブルを使って通信先へのVPI/VC Iを選択し、その情報をセル化しATMスイッチ3を介して前記セル制御手段番号を有する前記セル制御手段2へ送出する。セル制御手段2は前記選択されたVPI/VC Iを前記VPI/VC I変換手段1に指示し、VPI/VC I変換手段1は前述の一時バッファリングされているATMセルからそのVPI/VC Iを前記指示されたVPI/VC Iに書き換えて出力する。ATMスイッチ3は新たなVPI/VC Iによって指定されたVPI/VC Iへ前記各ATMセルをスイッチング接続する。

【0013】

【実施例】図3は、本発明によるATM交換機のコネクションレス通信装置の一実施例を示したブロック図である。図4はSMD SにおけるSIP 3階層プロトコルのフレーム・フォーマットを示した図であり、図5はATMセルのアダプテーションレイヤにおけるコネクションレス型データ通信のフレーム・フォーマットを示した図である。図3と前述した図1の本発明との関係では、図3のVPI/VC I変換回路23、セルバッファ回路25そしてMID (多重識別子) テーブル回路22が図1のVPI/VC I変換手段1に、そしてセル制御回路24が図1のセル制御手段2にそれぞれ対応する。また、図3のセルフフォーマット回路28、DAテーブル回路29、セルバッファ回路30、そしてMH制御回路31が図1の経路選択手段4に対応し、図3のATMスイッチ回路27が図1のATMスイッチ3に対応する。

【0014】図4にはレベル1~3の3階層プロトコルのうちレベル3とレベル2の上位2層のデータ・フォーマットが示されている。図4の(a)に示す送信ユーザ・データPDU (Protocol Data Unit) は、(b)のレ

6

ベル3で最大9188オクテット長のデータ部にヘッダ(H)部及びトレイラ(T)部を付加したL3-PDUを単位として構成される。そのヘッダ部には前述した送信先の宛先アドレスDAと送信元のアドレスSA (Source Address) 等が含まれ、またトレイラ部にはCRC (Cyclic Redundancy Check)等の伝送エラー検出部が含まれる。次に、前記L3-PDUは図4(c)のレベル2においてATM交換を行うため44バイト単位に分割され、そしてその前後に各2バイトのヘッダH及びトレイラTが付加されてATMセルの情報部と等しい48オクテットとなる。さらにその前に前述したVPI/VC Iを含むATMヘッダの5オクテットが付加されてL2-PDUが構成される。

【0015】図5の(a)は前記L2-PDUのフレーム・フォーマットをさらに詳細に示したもので、前記2バイトのヘッダHにはモジュロ番号からなるフレームのシーケンス番号(SN)や多重データの識別子(MID)それにデータセグメントの種類を示すセグメントタイプ(ST)等が含まれる。また前記2バイトのトレイラ部分には前記CRCの他に前記44バイトのデータが収容されるペイロードの有効データ長を示すペイロード内有効情報長(LI)が含まれる。前記セグメントタイプSTは、図5の(b)に示すように2ビットの組み合わせによって前記セグメントデータ(バーストデータを44バイト単位に分割したもの)の先頭や末尾等を示す。また、多重識別子MIDは複数のデータが多重して受信されたときに各バーストデータ毎に区別して組み立てるため、同一のPDUを分割したものであるということを示す識別子として使われ、受信中のMID以外のMIDで、かつ前記STがBOM (10)を示している場合に、新たなバーストデータが受信されたと判断してその組み立てを開始するのに使われる。

【0016】図3のライン21には前述したL2-PDUが終端される。このL2-PDUはMIDテーブル回路22によってチェックされ、そのMIDがテーブルに設定されたMIDと同一であれば、既にパス設定が行われているものとしてVPI/VC I変換回路23によってそれに対応するVPI/VC Iへの書き換えが行われ、ATMスイッチ回路27を介して所定のVP/VC Iへ送出される。また、前記L2-PDUのMIDがテーブルに存在しなく、そのSTがBOM (10)の場合には、新規なバーストデータとしてそのセルをセルバッファ回路25に一時保持すると同時にそのことをセル制御回路24へ通知する。セル制御回路24は前記L2-PDUから宛先アドレスDAを抽出し、その宛先アドレスDAとさらに複数の加入者線インターフェイス回路が存在するときはその加入者線インターフェイス回路番号とをセル化して集線回路26を介してATMスイッチ回路27へ出力する。このセルはメッセージハンドラのセルバッファ回路30へ入力される。

【0017】メッセージハンドラのMH制御回路31は、システム立ち上げ要求やテーブル内容の変更要求等によりシステムソフトウェアからの指示に従ってDAテーブル回路21のテーブル内容を設定若しくは変更する。前記テーブルはセルバッファ回路30から入力される宛先アドレスDAをデータ送信先のパス情報(VPI/VC I)に変換するためのもので、前記DAテーブル回路21によって選択されたVPI/VC Iは次段のセルフフォーマット回路28において、前記加入者線インターフェイス回路番号と共にセル化されATMスイッチ27へ出力される。

【0018】前記セルを受信したセル制御回路24は、この新たなVPI/VC IをVPI/VC I変換回路23に書き込むとともに前記MIDテーブル回路22にそのMIDを設定する。前記セルバッファ回路25からの出力は前記VPI/VC I変換回路23によって新たなVPI/VC Iに変換され集線回路26を通してATMスイッチ回路27へ出力され、ATMスイッチ回路27は所定のVP/VCへ前記L2-PDUを送出する。順次入力される後続のL2-PDUは前記設定により自動的に対応する送信先へとスイッチングされる。そしてセル制御回路24において前記STのEOM(01)(図5)を検出すると、その最終セルの送出後に前記VPI/VC I変換回路23及び前記MIDテーブル回路22のデータをリリースする。

【0019】なお、上述した通信装置のハードウェアとしては、MIDテーブル回路22、DAテーブル回路21そしてVPI/VC I変換回路等は通常のメモリ回路から構成され、セルバッファ回路25、30やセルフフォーマット回路28等は主にFIFOによって構成される。またセル制御回路24やMH制御回路31はマイクロプロセッサ回路であり、そしてATMスイッチ回路27はATM通信専用開発された高速ラベルスイッチング回路である。

【0020】

【発明の効果】以上述べたように本発明によれば、複数の加入者線インターフェイス部によってメッセージハンドラが共用可能となり前記DA管理テーブルに要するハード量を増加することなく且つそのテーブル管理も容易

となる。また本発明によれば、1つの呼に対してパス設定をする際に加入者線インターフェイス部とメッセージハンドラがATMスイッチを介して相互に通信するのはデータから抽出された宛先アドレス情報とそれに対するパス設定情報VPI/VC Iであるため、従来のようにデータスイッチング期間を通して、2本の接続パスを占有することではなく、スイッチ容量の略全てをデータのパス接続に使用することが可能となりスイッチの使用効率が著しく増加する。

10 【0021】さらに、前述のようにパス設定のために送受信されるデータ長が短いため、複数の加入者線インターフェイス部からほぼ同時にメッセージハンドラへのアクセスが発生したとしても、それによる競合処理は単なる処理待時間として処理可能となる。このように本発明によれば、各通信ノードにおける管理テーブル等のハード量の減少や装置全体のテーブル管理の容易性の実現、そして交換スイッチの有効利用による通信容量の増大等を容易に達成できる。

【図面の簡単な説明】

20 【図1】本発明によるコネクションレス通信装置の基本構成(1)を示したブロック図である。

【図2】本発明によるコネクションレス通信装置の基本構成(2)を示したブロック図である。

【図3】本発明によるATM交換機のコネクションレス通信装置の一実施例を示したブロック図である。

【図4】SMD SにおけるSIP3階層プロトコルのフレーム・フォーマットを示した図である。

30 【図5】ATMセルのアダプテーションレイヤにおけるコネクションレス型データ通信のフレーム・フォーマットを示した図である。

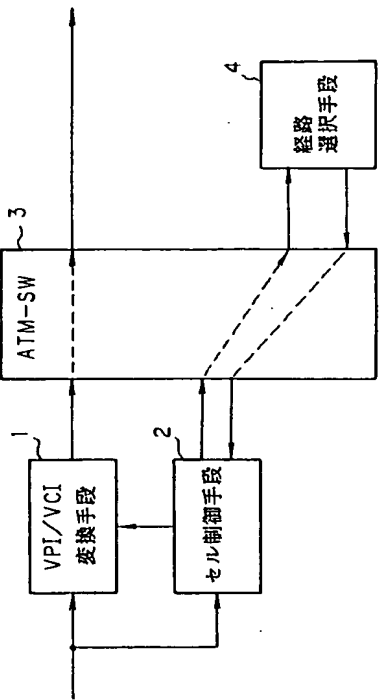
【図6】従来のATM交換機のコネクションレス通信装置の実施例を示したブロック図である。

【符号の説明】

- 1…VPI/VC I変換手段
- 2…セル制御手段
- 3…ATMスイッチ
- 4…経路選択手段
- 5…集線手段

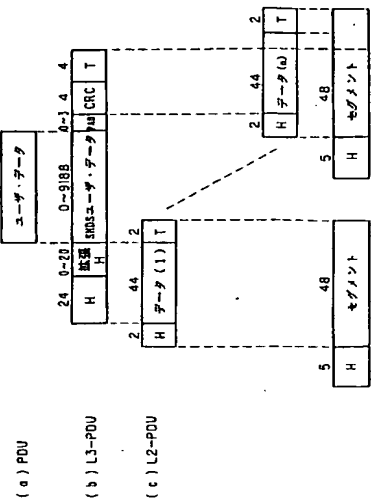
〔図1〕

本発明の基本構成 (1)



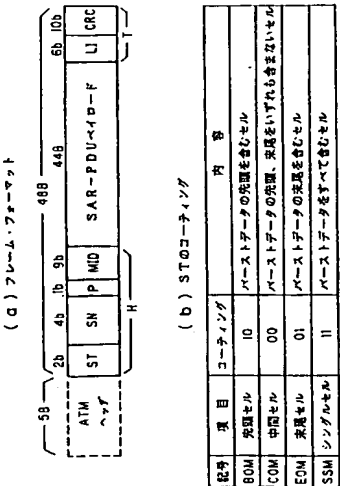
〔図4〕

SMD30SIPフレーム・フォーマット

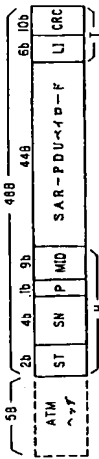


〔図5〕

コネクションレス型データ通信のフレーム・フォーマット



(a) フレーム・フォーマット

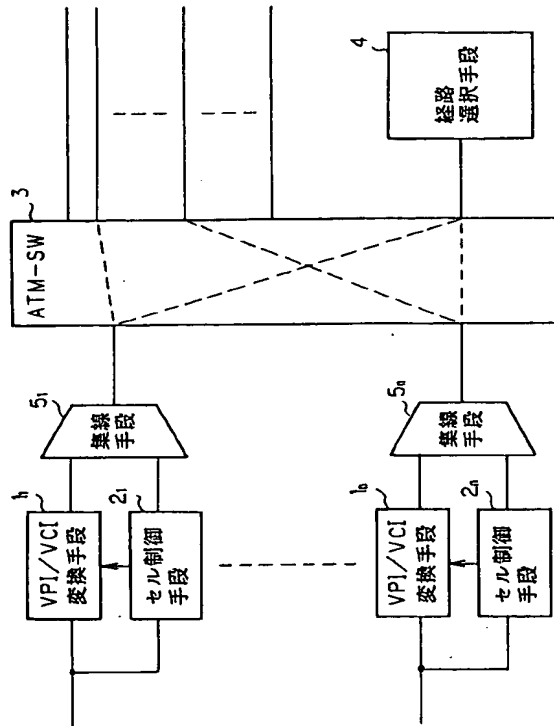


(b) ST0コーディング

番号	項目	コーディング	内容
BOM	宛先セル	10	パーストデータの宛先を含むセル
COM	中間セル	00	パーストデータの宛先、宛先をいづれも含まないセル
EOB	末尾セル	01	パーストデータの宛先を含むセル
SSM	シングルセル	11	パーストデータをすべて含むセル

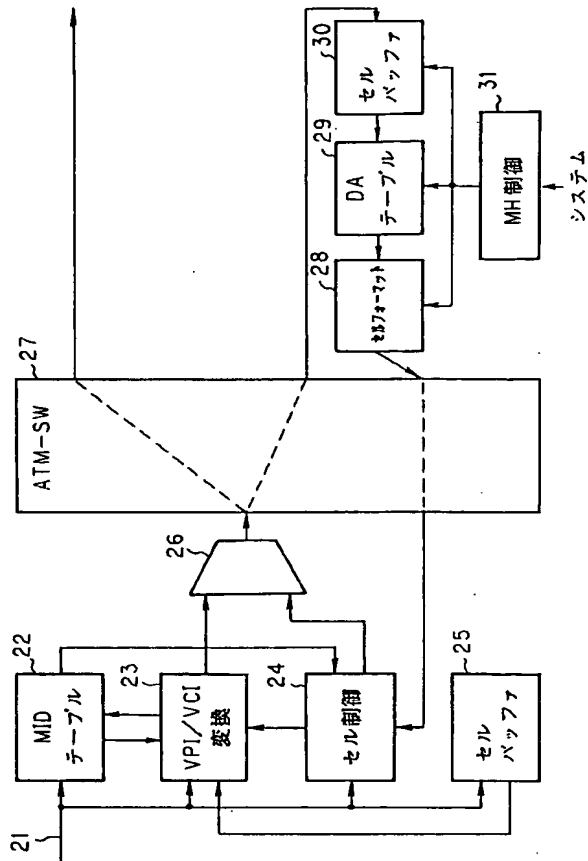
【図2】

本発明の基本構成(2)



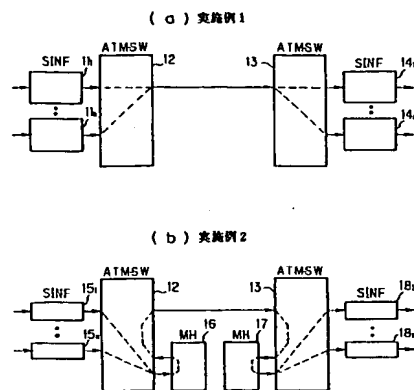
〔図3〕

本発明による通信装置の一実施例



【図6】

従来のコネクションレス通信の例



フロントページの続き

(72)発明者 吉村 修二
 神奈川県川崎市中原区上小田中1015番地
 富士通株式会社内

(72)発明者 瓜生 士郎
 神奈川県川崎市中原区上小田中1015番地
 富士通株式会社内

(72)発明者 福田 直樹
 福岡県福岡市博多区博多駅前1丁目4番4
 号 富士通九州通信システム株式会社内

(72)発明者 弥栄 幸樹
 福岡県福岡市博多区博多駅前1丁目4番4
 号 富士通九州通信システム株式会社内